

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-011347

(43)Date of publication of application : 16.01.1996

(51)Int.Cl.

B41J 2/44  
H04N 1/19

(21)Application number : 06-173161

(71)Applicant : FUJI XEROX CO LTD

(22)Date of filing : 04.07.1994

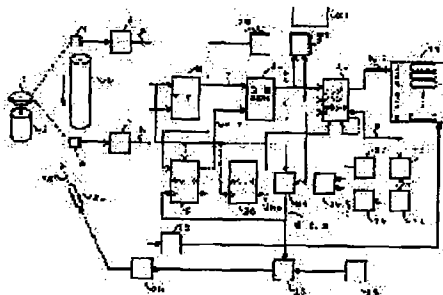
(72)Inventor : KODAMA KOICHI

## (54) PIXEL CLOCK GENERATOR

## (57)Abstract:

PURPOSE: To prevent the generation of the positional shift of a pixel in the scanning direction of a recording image by correcting the positional shift of a pixel in the scanning direction of a light deflector at high speed.

CONSTITUTION: The scanning width time signal (c) and the pixel clock width signal (e) or (g) respectively outputted from an FF 8 and a counter 9 are compared by a phase comparator 11 and, on the basis of the comparison result, the data (m) applied from a shift register 13 are added and subtracted by the number of reference clock signals (j) by an incremental and decremental counter 12 to be renewed and stored in the register 13 by scanning surfaces. The data (n) are inputted as the address of a lookup table by a searching operation means 14 and outputted to a D/A converter 15 as the data n' corresponding to the address to be converted to an analogue voltage signal. The signals (j) are changed on the basis of the analogue voltage signal by a voltage control oscillator 16 and subjected to synchronous frequency division by a synchronous frequency divider circuit 24 and a pixel clock signal (m) is outputted to be counted by the counter 9 and the signal (e) or (g) becomes almost same to the signal (c) in length.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-11347

(43)公開日 平成8年(1996)1月16日

(51)IntCl.<sup>6</sup>

識別記号

庁内整理番号

F I

技術表示箇所

B 4 1 J 2/44

H 0 4 N 1/19

B 4 1 J 3/ 00

M

H 0 4 N 1/ 04

1 0 3 B

審査請求 未請求 請求項の数5 F D (全 7 頁)

(21)出願番号

特願平6-173161

(22)出願日

平成6年(1994)7月4日

(71)出願人 000005496

富士ゼロックス株式会社

東京都港区赤坂三丁目3番5号

(72)発明者 小玉 孝一

埼玉県岩槻市府内3丁目7番1号 富士ゼ

ロックス株式会社内

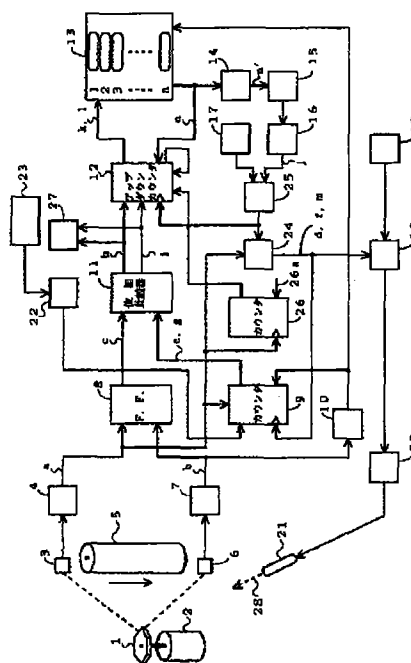
(74)代理人 弁理士 平木 道人 (外1名)

(54)【発明の名称】 画素クロック発生装置

(57)【要約】

【目的】 光偏向器の走査方向の画素の位置ずれを高速に補正し、記録画像の走査方向に対する画素の位置ずれを発生させないようにすること。

【構成】 F F 8 およびカウンタ 9 から出力された走査幅時間信号 c および画素クロック幅信号 e または g とを位相比較器 1 1 で比較し、その結果に基づいてアップダウンカウンタ 1 2 でシフトレジスタ 1 3 からのロードされたデータ n を、基準クロック信号 j の数だけ加減算して更新し、該レジスタ 1 3 内に各走査面別に格納する。該データ n を、検索操作手段 1 4 でルックアップテーブルのアドレスとして入力し、該アドレスに対応したデータ n ' として、D / A 変換器 1 5 へ出力してアナログ電圧信号に変換する。電圧制御発振器 1 6 では該アナログ電圧信号で該信号 j を変化させ、同期分周回路 2 4 で同期分周し、画素クロック信号 m 出力され、該カウンタ 9 でカウントされ、該信号 e または g は、信号 c とほぼ同じ長さになる。



**【特許請求の範囲】**

**【請求項 1】** 画像の記録走査開始に先立ち画素クロック信号の周波数を各走査面別に切り替えるようにした画素クロック発生装置において、

画像の走査開始から走査終了までの走査時間を検出する第 1 の走査時間検出手段と、

基準クロック信号を周波数可変に発生させる基準クロック信号発生装置と、

予想の走査時間に相当する画素クロック数が設定される画素クロック数設定手段と、

前記基準クロック信号に基づいて作成された画素クロックを、前記画素クロック数設定手段に設定された個数分計数し、前記予想の走査時間に相当する走査時間を検出する第 2 の走査時間検出手段と、

前記第 1 および第 2 の走査時間検出手段によって検出された時間を比較する比較手段と、

各走査面別に、第 2 の走査時間を補正するデータを格納する補正データ格納手段と、

前記比較結果に基づいて前記補正データ格納手段の前記補正データを更新する更新手段と、

前記更新手段によって更新されたデータに応じて、前記基準クロック信号発生装置から出力される基準クロック信号の周波数を補正して可変制御する補正回路とを具備したことを特徴とする画素クロック発生装置。

**【請求項 2】** 前記更新手段の更新動作を画像の可視像化開始に先立って禁止する手段を具備したことを特徴とする前記請求項 1 記載の画素クロック発生装置。

**【請求項 3】** 前記画素クロック数設定手段の設定値を変更する手段を設けたことを特徴とする前記請求項 1 および 2 のいずれかに記載の画素クロック発生装置。

**【請求項 4】** 前記画素クロック数の設定値に、設定値許容範囲を設けたことを特徴とする前記請求項 1、2 および 3 のいずれかに記載の画素クロック発生装置。

**【請求項 5】** 前記基準クロック信号に基づいて作成される画素クロック信号は、該基準クロック信号を分周して作成されることを特徴とする前記請求項 1～4 のいずれかに記載の画素クロック発生装置。

**【発明の詳細な説明】****【0001】**

**【産業上の利用分野】** 本発明は、複写機またはレーザプリンタ等の画素クロック発生装置に関し、特に、複写機またはレーザプリンタ等の光偏向器の走査周期の変動、加工精度および回転数のばらつきに起因する走査方向の画素の位置ずれの補正が可能な画素クロック発生装置に関する。

**【0002】**

**【従来の技術】** 従来から光偏向器は、複写機またはレーザプリンタ等に広く用いられている。例えば、レーザプリンタでは、レーザ駆動回路が駆動されて発生されたレーザ光は画信号に基づいて変調され、回転多面鏡により

走査され、記録媒体、例えば感光体に潜像を形成し、電子写真処理方法により、可視像に形成される。このようなレーザプリンタにおいて、回転多面鏡の反射面別の加工精度の誤差、回転数の設計値に対する偏差、および回転変動等を、ある一定レベル以下に押さえることはできないという問題、また高密度画像処理の場合や、走査幅が広く設定された場合には、走査方向に記録画素の位置変動および画像倍率誤差が生じ、可視像が歪んで形成されるという問題がある。

**【0003】** 前記した問題を解決するために提案された先行技術として、特開昭 64-88418 号公報に開示された「レーザ記録装置」がある。前記先行技術は、レーザ光の走査周期を走査手段の反射面別に記憶し、その検出値と基準走査周期の基準値との偏差に応じて画像信号を同期させるクロックパルスの周期を反射面別に可変制御するようにして、前記回転多面鏡の回転変動と反射面の加工精度、回転数の設計値に対する算出偏差、および回転変動等に起因するジッタを反射面別に補正するようにしたレーザ記録装置が開示されている。

**【0004】**

**【発明が解決しようとする課題】** しかしながら、従来の装置では、次のような問題があった。前記レーザ記録装置では、基準走査周期の基準値と各反射面別の周期の検出値とをメモリに格納し、その後演算処理を行うため、走査幅が狭い場合には有効であるが、走査幅が広くなるに従い、ジッタ補正回路の構成が大きくなるという問題、また前記ジッタ補正回路の動作速度にも限界があり、充分な対応ができなくなるという問題が生じる。

**【0005】** 本発明の目的は、前記した従来技術の問題点を除去し、複写機またはレーザプリンタ等の光偏向器の走査周期の変動、回転数のばらつきに起因する走査方向の画素の位置ずれを高速に補正し、記録画像の走査方向に対する画素の位置ずれを発生させない画素クロック発生装置を提供することにある。

**【0006】**

**【課題を解決するための手段】** 前記目的を達成するために、請求項 1 の発明は、画像の走査開始から走査終了までの走査時間を検出する第 1 の走査時間検出手段と、基準クロック信号を周波数可変に発生させる基準クロック信号発生装置と、予想の走査時間に相当する画素クロック数が設定される画素クロック数設定手段と、前記基準クロック信号に基づいて作成された画素クロックを、前記画素クロック数設定手段に設定された個数分計数し、前記予想の走査時間に相当する走査時間を検出する第 2 の走査時間検出手段と、前記第 1 および第 2 の走査時間検出手段によって検出された時間を比較する比較手段と、各走査面別に、第 2 の走査時間を補正するデータを格納する補正データ格納手段と、前記比較結果に基づいて前記補正データ格納手段の前記補正データを更新する更新手段と、前記更新手段によって更新されたデータに

応じて、前記基準クロック信号発生装置から出力される基準クロック信号の周波数を補正して可変制御する補正回路とを備えた点に特徴がある。

【0007】また、請求項2の発明は、前記更新手段の更新動作を画像の可視像化開始に先立って禁止する手段を備えた点に特徴がある。

【0008】

【作用】請求項1の発明によれば、光偏向器の1走査分の走査時間と、予想の走査時間に相当する画素クロック数分の画素クロック信号をカウントするのに要する時間との差を求め、その差に応じて基準クロック信号の発振周波数を各走査面別に可変制御をする。このため、光偏向器の走査周期の変動や回転のばらつきに起因する走査方向の画素位置ずれの補正が可能になる。

【0009】また、請求項2の発明によれば、画像の記録走査によって形成された潜像を電子写真処理方法で可視像化する過程において、装置に不規則な変動が発生する場合がある。この不具合を防ぐためにアップダウンカウンタの更新動作が禁止される。このため、該アップダウンカウンタには誤差が発生せず、走査方向の画素位置に生ずる不規則なずれを防止することが可能になる。

【0010】

【実施例】以下に、図面を参照して、本発明を詳細に説明する。図1は本発明の一実施例の画素クロック発生装置の概略の構成を示すブロック図、図2は該画素クロック発生装置の回路動作を示すタイムチャートである。図1において、回転多面鏡1は、モータ2に回転させられ、レーザ発振器21から発射されたレーザ光28を走査する。光センサ3は、レーザ光を検出すると、その検出信号を増幅器4に出力し、該増幅器4はこれを増幅して、波形整形された矩形波の走査開始検出信号(a)(以下、SOS信号と略す)を出力する。また、光センサ6は、レーザ光を検出すると、その検出出力は増幅器7で増幅され、走査終了検出信号(b)(以下、EOS信号と略す)となる。

【0011】フリップフロップ8(以下、FFと略す)は、前記SOS信号(a)およびEOS信号(b)が入力されると、走査の開始から終了までの時間、すなわち1走査分の時間を示す走査幅時間信号(c)を出力する。カウンタ9は、後述するカウント値設定回路22によって設定された画素クロック数分の画素クロック信号(d)または(f)をカウントする。該カウンタ9は、SOS信号(a)の入力によってカウントを開始し、カウントオーバーすると1走査分の画素クロック幅信号(e)または(g)を出力する。遅延回路10は、EOS信号(b)を遅延して、カウンタ9のリセット信号、およびシフトレジスタ13のシフト動作信号を出力する。

【0012】位相比較器11は、前記走査幅時間信号(c)の長さと前記画素クロック幅信号(e)または

(g)の長さとを比較する。該位相比較器11は、該走査幅時間信号(c)の長さが、該画素クロック幅信号

(e)または(g)の長さより長ければ、その時間幅のダウン信号(i)を発生させ、一方短ければアップ信号(h)を発生する。アップダウンカウンタ12は、前記ダウン信号(i)またはアップ信号(h)が入力されている間、シフトレジスタ13からのロードされたデータ(n)を、電圧制御発振器16(以下、VCOと略す)から出力された基準クロック信号(j)の数だけ、加減算して更新する。この加減算での更新動作はアップダウンカウンタ12のキャリーアウト信号が出力された場合には更新禁止される。アップ動作においてはカウント値の上限に、またダウン動作においてはカウント値の下限値にカウンタのデータは固定される。

【0013】また、カウンタ26は前記SOS信号

(a)を所定数カウントすると更新禁止信号を出力し、プリント開始信号26aによってリセットされる。該更新禁止信号が出力されている場合には、該アップダウンカウンタ12の更新動作が禁止される。前記アップダウンカウンタ12の更新動作を禁止する理由は次の通りである。

【0014】画像の記録走査によって形成された潜像を電子写真処理方法で可視像化する過程において、装置に不規則な変動が発生する場合がある。このため、前記回転多面鏡1、光センサ3、6等に変動が伝わり、走査開始から走査終了までの時間を検出する際に、不規則な誤差が発生する。その結果、アップダウンカウンタ12のカウント値に誤差が含まれ、走査方向の画素位置に不規則なずれが生じる。この不具合を防ぐために該アップダウンカウンタ12の更新動作を禁止する。

【0015】シフトレジスタ13は、前記回転多面鏡1の走査面数に対応した数のレジスタを備え、前記遅延回路10から出力されたシフト動作信号により、該レジスタに記憶されたデータが順々にシフトされる。この動作によって、前記アップダウンカウンタ12からのアップデータ(k)、またはダウンデータ(l)が該シフトレジスタ13に各走査面別に格納される。検索操作手段14では、前記シフトレジスタ13からのデータ(n)をルックアップテーブル(以下、LUTと略す)のアドレスとして入力し、該アドレスに対応したデータ(n')をD/A変換器15へ出力する操作が行われる。該D/A変換器15は、入力されたデータを前記VCO16の基準クロック信号を制御するためのアナログ電圧信号に変換して、該VCO16へ出力する。該VCO16は、アナログ電圧信号の入力によって、基準クロック(j)の周波数を変化させ、同期分周回路24へ出力する。該LUTのアドレスとデータの関係は任意に書き込むことが可能である。また、演算用のソフトウェアを介さずにハードウェアで決定されるため、高速に動作させることができる。なお、必要に応じて検索操作手段14を省略

してシフトレジスタ13の出力をそのままD/A変換器15へ入力するようにしてもよい。

【0016】同期分周回路24には、発振器切換回路25を介して前記VCO16からの基準クロック信号

(j)、または固定周波数発振器17から発振された固定クロック信号のどちらかが入力される。該同期分周回路24は該基準クロック信号(j)または固定クロック信号を同期分周し、画素クロック信号として前記カウンタ9および画像データ同期回路19へ出力する。前記基準クロック信号(j)または固定クロック信号の公称周波数は、SOS信号(a)に対する画素クロック信号の位相ずれを小さくするために画素クロック信号の1~8倍程度とすることが好適である。このようにすると、SOS信号(a)に対する画素クロック信号の位相ずれが小さくなる理由は、図4に関して、後で詳細に説明する。

【0017】該画像データ同期回路19は、画素クロック信号に画像データ回路18からの画像データ信号を同期させてレーザ発振器駆動回路20へ出力する。該レーザ発振器駆動回路20は、画像データ信号に基づいて前記レーザ発振器21を駆動し、レーザ光28を回転多面鏡1に発射する。なお、発振器切換回路25は、組み立て完了時、または前記センサ3、6や光走査手段1、2等の交換等をした時に、前記固定周波数発振器17と同期分周回路24とを接続し、通常のユーザ使用時には、前記VCO16と同期分周回路24とを接続している。

【0018】設定値変更手段23は、カウント値設定回路22の設定値を変更する働きをする。該設定値変更手段23としては、ロータリスイッチ、テンキー、または設定値を決定するセットボタンなどを有する操作手段等を用いることができる。該カウント値設定回路22は、前記設定値変更手段23からの設定値変更命令により設定値を変更され、該設定値をプリセット値として前記カウンタ9へ出力する。次に、表示装置27は、例えばランプやLEDやLCD等の表示手段からなり、前記位相比較器11からダウン信号(i)またはアップ信号(h)が出力されると、これを表示する。

【0019】図3は、前記位相比較器11の一具体例である。該位相比較器11は、インバータ52、53、フリップフロップ54、55およびバッファ56、57により構成されている。入力端50には前記走査幅時間信号(c)が、入力端51には画素クロック幅信号(e)または(g)が入力され、出力端58からダウン信号(i)が出力端59からアップ信号(h)が出力される。

【0020】次に、本実施例の一連の動作を図1、2を参照して説明する。なお、図2の各信号の符号は図1中の符号と対応している。前記した組み立て完了時、または部品交換終了時等における調整動作について説明する。調整動作時には、まず、前記設定値変更手段23が

操作されて所望の予想される走査時間に相当する仮のカウント設定値が、前記カウント値設定回路22に設定される。この仮のカウント設定値は、該カウント値設定回路22からカウンタ9へ出力される。また、前記発振器切換回路25が固定周波数発振器17と同期分周回路24とを接続するように切換えられる。

【0021】本装置が起動されると、該固定周波数発振器17から固定クロック信号が出力され、該同期分周回路24によって同期分周されて画素クロック信号としてカウンタ9および画像データ同期回路19へ出力される。前記画像データ回路18からの画像データ信号は、画像データ同期回路19によって該画素クロック信号に同期され、レーザ発振器駆動回路20へ出力される。該レーザ発振器駆動回路20により画像データ信号に基づいて前記レーザ発振器21が駆動され、レーザ光28が回転多面鏡1に発射される。該レーザ光28は回転多面鏡1によって光センサ3の位置から光センサ6の位置まで走査され、該光センサ3、6に前後して検出され、SOS信号(a)、EOS信号(b)がFF8へ出力され、該FF8から1走査分の時間を示す走査幅時間信号(c)が位相比較器11へ出力される。

【0022】続いて、該カウンタ9では前記仮のカウント設定値の数だけの画素クロック信号がカウントされ、該カウントに要した時間に対応する画素クロック幅信号(e)または(g)が、位相比較器11へ出力される。

【0023】次に、前記位相比較器11では前記走査幅時間信号(c)の長さと同素クロック幅信号(e)または(g)の長さとは比較され、その結果に応じて、アップまたはダウン信号が前記表示装置27に表示される。該表示装置27に該信号が表示されたならば、前記設定値変更手段23を操作して前記仮のカウント設定値を変更し、表示が消えるように、または短時間になるようにする。なお、上記の例では設定値変更手段23をオペレータが操作するようにしたが、前記アップまたはダウン信号を電気的に自動的に検出し、これらの信号が出力されないように、または所定量以下になるように前記仮のカウント設定値を変更するようにしてもよい。これらの操作により画素クロック数設定がなされる。

【0024】続いて、通常のユーザ使用時の動作について説明する。該ユーザ使用時には、前記発振器切換回路25がVCO16と同期分周回路24とを接続するように切換えられる。本装置が起動されると、該VCO16から基準クロック信号(j)が出力され、該同期分周回路24によって同期分周されて画素クロック信号(d)または(f)として、前記カウンタ9および画像データ同期回路19へ出力される。以下、前記した調整動作時と同様に、レーザ光28が回転多面鏡1によって走査され、時間t<sub>1</sub>で走査開始が検出されSOS信号(a)が、時間t<sub>3</sub>で走査終了が検出されEOS信号(b)が出力される。該時間t<sub>1</sub>~t<sub>3</sub>の時間幅の信号である前

記走査幅時間信号(c)が、FF8から位相比較器11へ出力される。

【0025】また、その一方で、前記カウンタ9へ出力された画素クロック信号(d)または(f)は、該カウンタ9でカウントされ、該カウントに要した時間( $t_1 \sim t_4$  または  $t_1 \sim t_2$ )に対応する画素クロック幅信号(e)または(g)が、前記位相比較器11へ出力され、時間 $t_1 \sim t_3$ の走査幅時間信号(c)と比較される。

【0026】図2の画素クロック幅信号(e)のように、その信号幅が走査幅時間信号(c)より長い場合には、位相比較器11からアップ信号(h)が出力される。一方、画素クロック幅信号(g)のように、その信号幅が走査幅時間信号(c)より短い場合には、位相比較器11からダウン信号(i)が出力される。

【0027】アップダウンカウンタ12は前記アップ信号(h)が入力されている間、該アップダウンカウンタ12にロードされたデータ(n)を、前記基準クロック信号(j)の個数分減算する。逆に、前記ダウン信号(i)が入力されている間は、該アップダウンカウンタ12にロードされたデータ(n)を、前記基準クロック信号(j)の個数分減算する。この結果、該アップダウンカウンタ12からは、前者の場合にはアップデータ $l (=n+3)$ が出力され、後者の場合にはダウンデータ $k (=n-3)$ がシフトレジスタ13に出力される。シフトレジスタ13にはnに代わって新たなデータとしてkまたはlが保持される。回転多面鏡の面数に相当するデータ数がレジストとシフトを繰り返し、これらの各データを上記のように複数更新することにより、各データでのアップ信号(h)またはダウン信号(i)を最小化する。この最小化では最大で基準クロック信号(j)の1クロック未満の誤差が出るが、この誤差は基準クロック信号(j)の周波数を大きくすることにより低減することができる。

【0028】次に、前記シフトレジスタ13から出力されたデータ(n)は検索操作手段14へ入力される。該検索走査手段14には、例えば図5(a)に示されているような関係にあるアドレスnとデータ(n')とのLUTが格納されており、前記シフトレジスタ13からの出力データ(n)が該検索走査手段14に入力すると、該検索走査手段14からは該アドレスnに対応したデータ(n')が出力される。該データ(n')はD/A変換器15でアナログ電圧信号として、VCO16へ出力される。該VCO16では、該アナログ電圧信号に応じて基準クロック信号(j)の周波数を変化させる。この結果、図5(b)に示すように、基準クロック信号

(j)の周波数fは前記位相比較器11からの出力信号がアップ信号(h)の場合には、該周波数fは大きくなり、ダウン信号(i)の場合には該周波数fは小さくなる。周波数fを調整された基準クロック信号(j)は前

記同期分周回路24で同期分周され、画素クロック信号(m)となる。カウンタ9がこの画素クロック信号

(m)をカウントすると、該カウンタ9から出力される画素クロック幅信号(e)または(g)は信号幅時間信号(c)とほぼ等しくなり、光偏向器の走査周期の変動や回転のばらつきに起因する走査方向の画素位置ずれを精度よく補正することができるようになる。上記の一連の動作を繰り返し行うことにより、光偏向器の各走査面に対して、記録画像の走査方向に対する画素位置ずれを発生させないようにすることができる。

【0029】次に、図4を参照して、前記VCO16および固定周波数発振器17の公称周波数を、画素クロック信号の1~8倍程度にすると、SOS信号(a)に対する画素クロック信号の位相ずれが、最大で1画素の $1 \sim 1/8$ あるいは $1/2 \sim 1/16$ にすることができるようになる理由を説明する。ここでは、公称周波数が4倍である場合について説明する。図4は、該公称周波数が画素クロック信号の周波数の4倍の時の位相ずれを表すタイムチャートである。

【0030】図から明らかなように、前記VCO16または固定周波数発振器17の公称周波数(o)の同位相の周波数を位相選択実施した場合は、SOS信号の入力パルス(p)が入力され、該公称周波数(o)の4倍の周期の画素クロック信号(q)が立ち上がるまでの時間は、最大でも公称周波数(o)1周期分であり、該画素クロック信号(q)が4周期分であるから、位相のずれは最大で1画素クロックの $1/4$ 位相に押さえることができる。また、該公称周波数(o)の逆位相の周波数も含めて位相選択した場合は、該公称周波数(o)の4倍の周期の画素クロック信号(r)が立ち上がるまでの時間は、最大でも公称周波数(o)1/2周期であり、該画素クロック信号(r)がHレベルの状態は4周期分であるから、位相のずれは最大で1画素クロックの $1/8$ 位相に押さえることができる。なお、前記公称周波数が画素クロック信号の周波数の1~8倍ならば、前者の場合には1画素クロックの $1 \sim 1/8$ 位相、後者の場合には $1/2 \sim 1/16$ 位相の範囲内に押さえることができる。このため、前記した範囲であればディレイ制御によるばらつきの大きい位相選択を実施する必要性もなくなる。また、本実施例では該公称周波数は画素クロック信号の周波数の1~8倍としたが、それ以上の倍数でもよい。

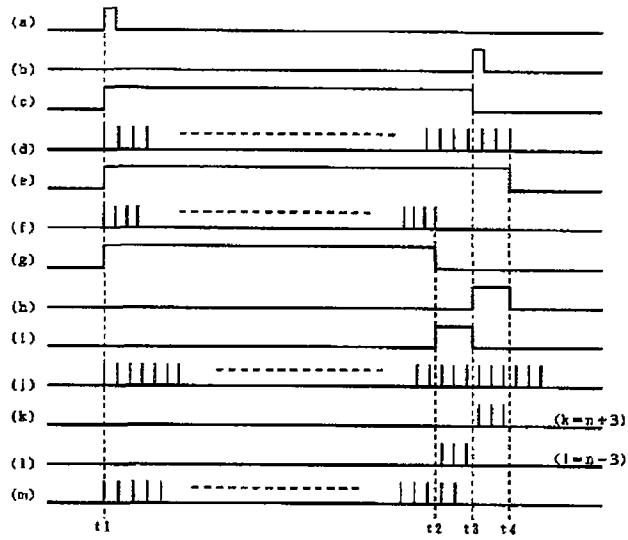
【0031】

【発明の効果】以上の説明から明らかなように、請求項1の発明によれば、走査開始検出から終了検出までの走査時間と予想の走査時間に相当する画素クロック数分の画素クロック信号をカウントするのに要する時間との差が、基準クロック信号の周期よりも小さくなるように、前記した時間差に応じて基準クロック信号の周波数を各走査面別に可変制御することができるので、光偏向器の

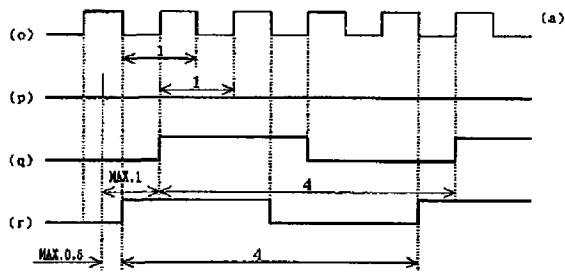
【００３４】また、請求項４の発明によれば、画素クロック数設定に設定値許容範囲を設けることにより、基準クロック信号の可変周波数では許容できない周波数での画素クロック数設定を防止することができ、画素クロック数設定から基準クロック信号の周波数決定までの補正動作が高速に行われる。

8…フリップフロップ回路、9…カウンタ、11…位相比較器、12…アップダウンカウンタ、13…シフトレジスタ、14…検索操作手段、16…電圧制御発振器、17…固定周波数発振器、22…カウンタ値設定回路、23…設定値変更手段。

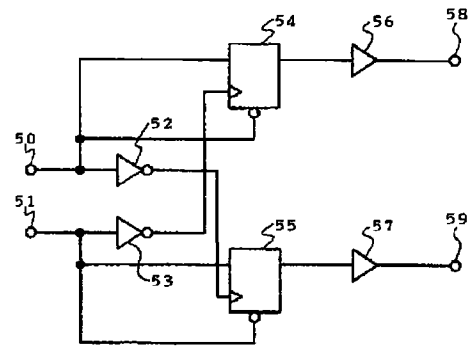
【図2】



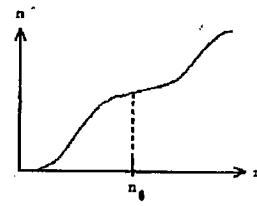
【図4】



【図3】



【図5】



(b)

